

[12] 发明专利申请公开说明书

[21] 申请号 01801778.9

[43] 公开日 2002 年 12 月 4 日

[11] 公开号 CN 1383616A

[22] 申请日 2001.4.19 [21] 申请号 01801778.9

[30] 优先权

[32] 2000.6.22 [33] EP [31] 00202173.1

[32] 2001.4.7 [33] KR [31] 2001/18531

[86] 国际申请 PCT/KR01/00651 2001.4.19

[87] 国际公布 WO01/99288 英 2001.12.27

[85] 进入国家阶段日期 2002.2.22

[71] 申请人 LG 电子株式会社

地址 韩国汉城

[72] 发明人 基司 A · 斯库海莫 · 伊明克 安成根

徐相运

金进镛

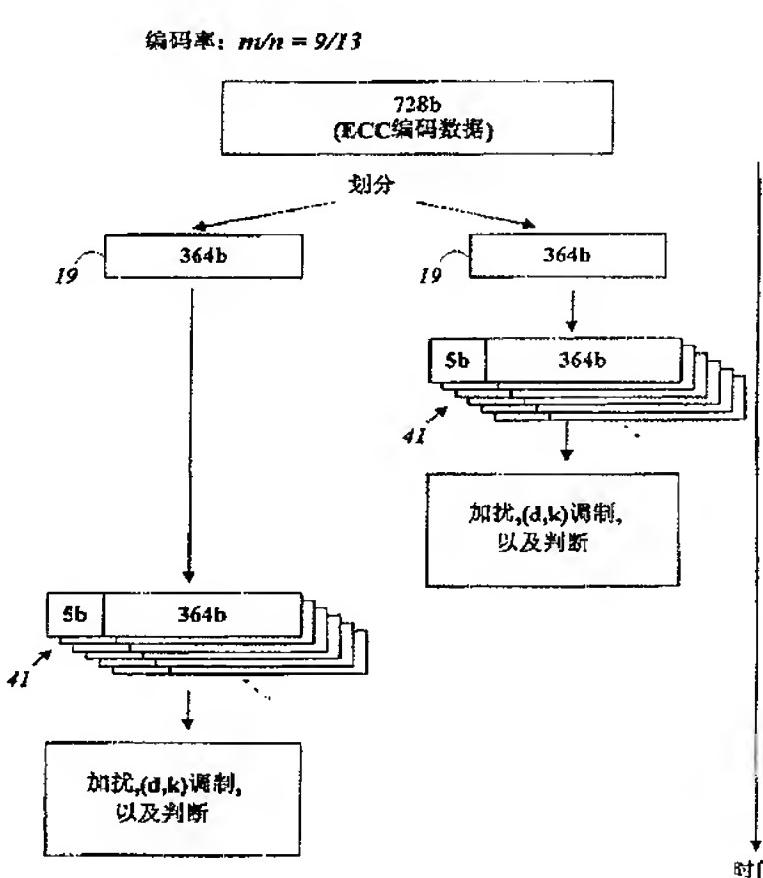
[74] 专利代理机构 中原信达知识产权代理有限责任公司
代理人 余 膜 方 挺

权利要求书 5 页 说明书 13 页 附图 6 页

[54] 发明名称 将数据字序列转换成调制信号的方法和装置

[57] 摘要

本发明涉及将数据字序列转换成调制信号的方法和装置。本方法将数据字划分成 2 个或更多的数据段，其中在写到记录介质上时要在所述数据字的前面或后面添加同步信号；通过将不同的数字字与所述数据段相互组合而为每个数据段生成多个中间序列；对这些中间序列进行加扰而形成备选序列；将每个备选序列转换成 (d, k) 受限序列；检查每个 (d, k) 受限序列中含有多少个不希望有的子序列；并在不包含所述不希望有的子序列的 (d, k) 受限序列中选择一个 (d, k) 受限序列以记录在光或磁 - 光记录介质上。将该方法应用到调制设备上可以通过更简单的硬件来进行 DSV 控制。



1. 一种用 m/n 的编码率将数据字序列转换成调制信号的方法，

包括以下步骤：

5 (a) 通过将不同的数字字与数据字相互组合而为每个数据字生成多个中间序列，其中将数字字的长度 r 确定为使数据字的长度加长度 r 后是 m 的倍数；

(b) 对每个中间序列进行加扰以形成一组备选序列；

(c) 按照预定的编码率 m/n 将每个备选序列转换成(d, k)受限序列；以及

10 (d) 测量每个(d, k)受限序列不合乎要求的程度，并根据测量结果从转换的(d, k)受限序列中选择一个(d, k)受限序列以记录在可记录介质上。

15 2. 根据权利要求 1 所述的方法，其特征在于，所述长度 r 为 4、

5 或 6。

20 3. 根据权利要求 1 所述的方法，其特征在于，所述长度 r 被确定为与数据字的长度成比例。

4. 一种用 m/n 的编码率将数据字序列转换成调制信号的方法，
包括以下步骤：

25 (a) 将输入的数据字划分成 2 个或更多的数据段，在写到可记录介质上之前，具有某一数据大小的输入数据字要在其前面或后面组合一个同步信号；

(b) 通过把不同的数字字和所述数据段相互组合而为每个划分的数据段生成多个中间序列；

(c) 对每个中间序列进行加扰以形成一组备选序列；

(d) 按照编码率 m/n 将每个备选序列转换成(d, k)受限序列；以

30 及

(e) 测量每个(d, k)受限序列不合乎要求的程度，并根据测量结果从转换的(d, k)受限序列中选择一个(d, k)受限序列以记录在可记录介质上。

5 5. 根据权利要求 4 所述的方法，其特征在于，所述数字字的长度 r 被确定为使划分数据段的比特长度加长度 r 之后是 m 的倍数。

6. 根据权利要求 4 所述的方法，其特征在于，所述长度 r 为 4、5 或 6。

10 7. 根据权利要求 4 所述的方法，其特征在于，所述长度 r 被确定为与所述划分数据段的长度成比例。

15 8. 根据权利要求 4 所述的方法，其特征在于，在编码率为 $m/n=9/13$ 的情况下，所述步骤 (a) 将输入数据字划分为 2 个数据段。

9. 根据权利要求 8 所述的方法，其特征在于，所述划分数据段的大小都相同为 364，并且所述长度 r 为 5。

20 10. 根据权利要求 4 所述的方法，其特征在于，在编码率为 $m/n=6/11$ 的情况下，所述步骤 (a) 将输入数据字划分为 8 个数据段。

11. 根据权利要求 10 所述的方法，其特征在于，所述划分数据段的大小都相同为 91，并且所述长度 r 为 5。

25 12. 根据权利要求 4 所述的方法，其特征在于，至少两个划分数据段的大小互不相同。

30 13. 根据权利要求 12 所述的方法，其特征在于，所有的划分数据段的大小都不相同。

14. 根据权利要求 4 所述的方法，其特征在于，在编码率为 $m/n=9/13$ 并且 $d=1$ 的情况下，所述长度 r 为 5，并且 k 等于或大于 10。

5 15. 根据权利要求 4 所述的方法，其特征在于，在编码率为 $m/n=6/11$ 并且 $d=2$ 的情况下，所述长度 r 为 5，并且 k 等于或大于 13。

16. 一种以 m/n 的编码率将数据字序列转换成调制信号的装置，其中 $m < n$ ，所述装置包括：

10 扩增装置，通过将数字字与数据字组合而为每个数据字生成多个中间序列，其中数字字的长度 r 被确定为使数据字的比特长度加所述长度 r 后是 m 的倍数；

加扰器，对每个中间序列进行加扰以形成一组备选序列；

15 编码器，按照预定的编码率 m/n 将每个备选序列转换成 (d, k) 受限序列；以及

选择装置，测量每个 (d, k) 受限序列不合乎要求的程度，并根据测量结果在转换的 (d, k) 受限序列中选择一个 (d, k) 受限序列以记录在可记录介质上。

20 17. 根据权利要求 16 所述的方法，其特征在于，所述长度 r 为 4、5 或 6。

18. 根据权利要求 16 所述的方法，其特征在于，所述长度 r 被确定为与所述数据字的长度成比例。

25 19. 一种以 m/n 的编码率将数据字序列转换成调制信号的装置，其中 $m < n$ ，所述装置包括：

30 划分器，将输入的数据字划分成 2 个或更多的数据段，在写到可记录介质上之前，具有某一数据大小的输入数据字要组合一个同步信号；

扩增装置，通过将数字字与所述数据段相互组合而为每个划分数据段生成多个中间序列；

加扰器，对每个中间序列进行加扰以形成一组备选序列；

5 编码器，按照预定的编码率 m/n 将每个备选序列转换成(d, k)受限序列；以及

选择装置，测量每个(d, k)受限序列不合乎要求的程度，并根据测量结果在转换的(d, k)受限序列中选择一个(d, k)受限序列以记录在可记录介质上。

10 20. 根据权利要求 19 所述的装置，其特征在于，所述数字字的长度 r 被确定为使所述划分数据段的比特长度加所述长度 r 后是 m 的倍数；

15 21. 根据权利要求 19 所述的方法，其特征在于，所述长度 r 为 4、5 或 6。

22. 根据权利要求 19 所述的方法，其特征在于，在编码率为 $m/n=9/13$ 的情况下，所述划分器将输入数据字划分为 2 个数据段。

20 23. 根据权利要求 22 所述的方法，其特征在于，所述划分数据段的大小都相同为 364，并且所述长度 r 为 5。

24. 根据权利要求 19 所述的方法，其特征在于，在编码率为 $m/n=6/11$ 的情况下，所述划分器将输入数据字划分为 8 个数据段。

25 25. 根据权利要求 24 所述的方法，其特征在于，所述划分数据段的大小都相同为 91，并且所述长度 r 为 5。

30 26. 根据权利要求 19 所述的方法，其特征在于，至少两个划分数据段的大小互不相同。

27. 根据权利要求 26 所述的方法，其特征在于，所有的划分数据段的大小都不相同。

5 28. 根据权利要求 19 所述的方法，其特征在于，在编码率为 $m/n=9/13$ 并且 $d=1$ 的情况下，所述长度 r 为 5，并且 k 等于或大于 10。

29. 根据权利要求 19 所述的方法，其特征在于，在编码率为 $m/n=6/11$ 并且 $d=2$ 的情况下，所述长度 r 为 5，并且 k 等于或大于 13。

10 30. 一种按照权利要求 1 至 15 中的一条所述的方法调制并记录有数据的信息记录介质。

15 31. 一种用于对按照权利要求 1 至 15 中的一条所述的方法调制的数据进行解调的解调装置。

将数据字序列转换成调制信号的方法和装置

5 技术领域

本发明涉及将数据字序列调制成(d, k)受限序列、并且能够很好地抑制直流(DC)成分的方法和装置。

背景技术

10 通常称为(d, k)编码的游程长度受限码(run length limited code)已经广泛并成功地应用于现代磁和光记录系统。K. A. Schouhamer Immink 在名为《大型数据存储系统编码》(Codes for Mass Data Storage Systems), (ISBN 90-74249-23-X, 1999) 的书中描述了这样的编码和实现这种编码的装置。

15

游程长度受限码是早期的不归零记录(non return to zero, NRZ)码的扩展, 其中二进制记录的“0”由记录介质上的无(磁通)变化来表示, 而二进制“1”由记录磁通从一个方向到相反方向的转变来表示。

20

在(d, k)编码中, 保持了上述的记录规则, 同时附加了限制: 在连续的数据“1”之间至少记录d个“0”, 并且在连续的数据“1”之间不能记录超过k个“0”。第一条限制旨在避免当连续地记录一系列“1”时因为再现转变的脉冲拥挤而造成的码间干涉。第二条限制旨在通过把锁相环(phase locked loop)“锁定”于再现转变而恢复再现数据的时钟。如果存在太长的不间断的连续“0”串, 中间没有交替的“1”, 则再现锁相环的时钟会变得不同步。

25

例如, 在(1, 7)码中, 在记录的“1”之间有至少1个“0”, 并且在记录的“1”之间不超过7个连续记录的“0”。编码比特序列通过

模-2 积分运算转变成由具有高或低信号值的比特单元构成的相应的调制信号，在调制信号中“1”比特由信号值从高到低、或相反的变化来表示。“0”比特由调制信号的无变化来表示。

5 最小反转周期 T_{min} （可以用 $(d+1)T$ 表示）等于 $2T$ ，其中 T 是记录波列（wave train）中的比特时间间隔。最大反转周期 T_{max} （可以用 $(k+1)T$ 表示）等于 $8T$ 。

10 顺便提及，在 $(1, 7)$ 码生成的信道比特序列中，最小反转周期 T_{min} 比长度为 $3T$ 、 $4T$ 等等的反转周期更为常见。在很多情况下，对于时钟信号的生成，很多边沿信息（edge information）是在 $2T$ 和 $3T$ 这样的短的间隔下生成这个事实是很有利的。

15 但是，随着记录密度的增加，最小反转周期 T_{min} 就会成为问题。也就是说，如果连续地生成最小游程 $2T$ ，则记录波列容易失真。这是因为 $2T$ 波形输出幅值要小于其它的波形输出幅值，从而更易于被散焦（defocus）和切向倾斜（tangential tilt）这样的因素影响。

20 另外，在高的行密度下，连续的最小标记（ $2T$ ）的记录也容易被噪声这样的干扰所影响。因此，再现数据的操作也容易出现错误。在这种情况下，很多时候数据再现的错误形式是最小标记的前沿和后沿的偏移。因此，所生成的比特错误的长度增加。

25 如上所述，当数据是通过传输线路传输或者是记录在介质上时，在传输或记录之前，数据被调制成与传输线路或记录介质相匹配的编码序列。如果由调制而得到的编码序列包含有直流（DC）成分，就容易出现各种错误信号（比如磁盘驱动器的伺服控制中产生的跟踪误差），或者容易产生不稳定。

30 使用上述无直流信号的第一个原因时是因为记录信道通常不响应

低频成分。当从光记录载体（信号记录在其记录轨道上）中读取信号时，抑制信号中的低频成分也是非常有利的，因为这样就可以实现连续的跟踪控制而不受记录信号的干扰。

5 很好地抑制低频成分可以实现更好的跟踪，以及更少的可听干扰噪声。因此需要尽可能地防止调制序列中包含直流成分。

10 为了防止调制序列包含直流成分，提出了防止调制信号包含直流成分的 DSV（数字和值，Digital Sum Value）控制。DSV 是把比特序列的值累加而得到的总和，其中序列中的“1”和“0”（这是由信道比特序列的 NRZI 调制而得到的）被分别指定为+1 和-1 的值。DSV 是序列中包含的直流成分的指示器。

15 保持不变的数字和值（DSV）意味着信号频谱不包含低频区的频率成分。要注意的是 DSV 控制通常不适用于标准(d, k)编码所生成的序列。这样的标准(d, k)编码的 DSV 控制是通过调制过后预定的时间之后计算编码比特序列的 DSV，并在编码比特序列中插入预定数目的 DSV 控制比特而实现的。为了提高编码效率，需要将 DSV 控制比特的数目减少到尽可能小的值。

20 编码信号最好包含 q 个编码字的序列，其中 q 是一个整数。在编码信号部分之间插入同步（sync）信号。优选地，在编码信号序列之中不要出现同步信号。通常，同步格式包含 s 个等于逻辑“0”的连续比特的序列，其中 s 是一个大于 k 的整数，或者同步格式也可以包含 25 2 个由逻辑“1”的比特分隔开的逻辑“0”的 k 比特序列，即 2 个 k 个“0”的连续游程。

30 使用上述同步格式的一个缺点是它们比较长，从而降低了记录效率。因此优选的是使用短的同步格式，它可以包含 2 个或更多连续的“0”游程的序列。

5

在美国专利说明书 4,591,000 中记载了使用这种信号在光或磁-光记录载体上记录并读取可听信号的例子。该说明书描述了 4-14 调制 (EFM) 系统，其用于在光盘 (CD) 或小型光盘 (MD) 上记录信息。 EFM 调制信号是通过将 8 比特的信息字序列转化成 14 比特编码字序列而得到的，其中在连续的编码字之间插入了 3 比特的接合字 (merging word)。

10

各个 14 比特的编码字满足如下条件：在 2 个 “1” 之间有至少 $d = 2$ 并且至多 $k = 10$ 个 “0”。为了满足这个条件，在编码字之间还使用了 3 比特的接合字。允许使用 8 个可能的 3 比特接合字中的 4 个 3 比特接合字，也就是 “001”、“010”、“000” 和 “100”。剩下的可能的 3 比特接合字，也就是 “111”、“011”、“101” 和 “110” 不使用，因为它们违反了前述的 $d=2$ 约束。

15

选择 4 个允许的接合字中的一个，从而串连备选的编码字和接合字之后得到的比特串满足 (d, k) 约束，在相应的模-2 积分信号中 DSV 保持不变。按照上述的规则确定接合字可以减少调制信号的低频成分。

20

3 比特接合字的选择取决于以下要求：一方面满足信道信号。EFM 信号的解码非常简单。在 33 个备选的 3 比特同步字和 14 比特编码字之间复用同步格式。CD 格式中使用的 27 比特同步格式包含 2 个连续的 10 个 “0” 加 3 比特接合字的游程。

25

选择接合字避免了在输出序列中出现所述同步格式。在这种格式中同步格式的出现率是总共 588 比特中 27 比特，4.6%。解码跳过 3 比特接合字，并利用检索表或 PLA 等等将 14 比特编码字转换成信息字节（8 比特）。

30

信息的记录总是需要提高读和写的速度。但是，提高读取速度的目标需要跟踪机构更高的伺服带宽，这又给记录信号中低频成分的抑制带来了更严格的限制。

5 更好地抑制低频成分对于减少跟踪机构产生的可听噪声也是很有利的。因此，需要尽可能地防止信号中包含直流成分。

发明内容

本发明的一个目的是提供一种在能够在(d, k)编码规则下为每个数据字生成相应的序列以记录在可记录介质上的编码系统，该序列能够减少直流成分，并且不包含同步格式、长的“0”串、和最小游程长度 d 的长游程。
10

本发明的另一个目的是提供一种将数据字序列转换成调制信号的方法和装置，它能够通过更简单的硬件进行 DSV 控制。
15

根据本发明的以预定编码率 m/n 将数据字序列转换成调制信号的方法通过把不同的数字字和数据字相互组合而为每个数据字生成多个中间序列，其中数字字的长度 r 被确定为数据字的比特长度加上长度 r 后是 m 的倍数；对各中间序列进行加扰（scrambling）而形成一组备选序列；按照编码率 m/n 把各备选序列转换成(d, k)受限序列；测量每个(d, k)受限序列不合乎要求的程度；并根据测量结果在转换的(d, k)受限序列中选择一个(d, k)受限序列以记录在可记录介质上。
20

根据本发明的另一种将数据字序列转换成调制信号的方法把输入的数据字划分成 2 个或多个数据段，其中在写到可记录介质上之前、具有某一数据大小的输入数据字要在其前面或后面组合一个同步信号；通过把不同的数字字和所述数据段相互组合而为每个划分的数据段生成多个中间序列；对各中间的序列进行加扰而形成一组备选序列；按照预定的编码率 m/n 把各备选序列转换成(d, k)受限序列；测量
30

每个(d, k)受限序列不合乎要求的程度；并根据测量结果在转换的(d, k)受限序列中选择一个(d, k)受限序列以记录在可记录介质上。

根据本发明的将数据字序列转换成调制信号的方法和装置使得有可能制造出更加简单的编码系统硬件，在(d, k)编码规则下，它能够抑制序列的直流成分，能够从记录序列中消除同步格式、长的“0”串和最小组程长度 d 的长游程。
5

附图说明

10 附图帮助更好地理解本发明，显示了本发明的优选实施例，并和说明书一起解释本发明的原理，附图中：

图 1 显示了根据本发明的编码系统实施例的方框图；

图 2 显示了用于对数字字进行扩增（augmenting）和加扰的编码方案实施例的一部分的示意图；
15

图 3 显示了用于根据本发明的编码系统的选择器的方框图；

图 4 显示了判断备选序列的一般方法；

图 5 显示了根据本发明将数据字划分为顺序地输入到发生器中的两段的实施例；
20

图 6 显示了根据本发明将数据字划分为顺序地输入到发生器中的两段的另一个实施例；

图 7A 和 7B 是显示低频特性比要生成的扰码数量的试验图表；
25

以及

图 8 显示了用于对根据本发明而记录的(d, k)受限序列进行解调的解调器的方框图。
30

优选实施例说明

为了全面地理解本发明，以下参照附图叙述本发明的一个优选实施例。

图 1 显示了根据本发明的编码系统实施例的方框图。

5 编码系统利用发生器 20、选择器 22 将用户数据 19 转换成(d, k)受限序列 23，其中多个预定义的序列完全不出现或以很小的概率出现。(d, k)受限序列又利用预编码器 24 转换成具有很低的直流成分的游程长度受限序列 25。

10 如图 1 所示，编码系统包括发生器 20，图 2 显示了它的详细方框图。发生器 20 包括扩增器 40，扩增器 40 通过将不同的数字字和数据字 19 相互组合而为每个字生成多个中间序列 41。中间序列 41 可以简单地由扩增器 40 通过把数字字安排在数据字 19 的前面、中间或后面而生成。

15 发生器 20 还包括加扰器 42，它对中间序列 41 一个接一个地进行加扰，以形成备选序列 21 的选择组。在中间序列 41 中包含相互不同的数字字具有如下效果：以不同的数字字为各中间序列 41 初始化加扰器 42（优选为自同步加扰器）。从而备选序列 21 是数据字 19 比较好的随机化结果。

20 优选地包含扩增器，以通过把长度为 r 的所有可能的数字字与数据字 19 组合而为每个数据字 19 生成 2^r 个中间序列 41。这样得到最优随机化的备选序列 21 的选择组。

25 图 3 显示了选择器 22 的详细方框图。选择器 22 包括一个(d, k)编码器 50，它将每个备选序列 21 转换成(d, k)受限序列 51。为此，将备选序列 21 划分为 q 个 m 比特的字，其中 q 是一个整数。在(d, k)编码器 50 的规则下，这 q 个 m 比特字被转换成 q 个 n 比特字，其中 $n>m$ 。(d, k)编码器 50 可以是参数 $m=2$ 、 $n=3$ 、 $d=1$ 、 $k=7$ 的标准型，也可以是 $m=1$ 、 $n=2$ 、 $d=2$ 、 $k=7$ 。

30 优选地，为了获得高的编码效率，编码器 50 的参数为 $m=9$ 、 $n=13$ 、

5

$d=1$, 或者 $m=11$ 、 $n=16$ 、 $d=1$, 或者 $m=13$ 、 $n=19$ 、 $d=1$ 。这里可以参考未公开的 PCT 申请 No. PCT/KR00/01292 (对应于美国申请 No. 09/707,947)。编码器 50 也可以具有参数 $m=6$ 、 $n=11$ 、 $d=2$, 或者 $m=11$ 、 $n=20$ 、 $d=2$, 或者 $m=7$ 、 $n=13$ 、 $d=2$ 。这里可以参考未公开的 PCT 申请 No. PCT/KR01/00359。

10

选择器 22 还包括装置 52, 它为每个备选(d, k)受限序列 51 确定序列 51 是否包含不希望有的序列, 比如同步格式、长的“0”串, 或者长的备选 T_{min} 游程串。如果出现了这样的不希望有的序列, 则判断电路会计算与该不希望有的序列相关的惩罚。

15

选择器 22 还包括装置 52, 它判断每个备选(d, k)受限序列 51 的不希望有的序列 (比如同步格式、长的“0”串, 或者长的备选 T_{min} 游程串) 出现的数量, 以及备选序列 21 的低频成分的分布。

20

在惩罚算法的规则下, 判断装置 52 对所希望的序列给予低惩罚, 而对不希望的序列给予高惩罚。选择器 22 还包括装置 54, 它选择具有最低惩罚的备选(d, k)受限序列 51。

25

图 4 显示了根据本发明的用于判断和选择具有最低惩罚的备选(d, k)受限序列 51 的一般方法。如图 4 所示, 判断装置 52 包括多个度量计算器, 其并行地分别测量“0”游程长度 60、规定的同步格式的出现率 62、备选 T_{min} 游程长度 64、以及低频内容 66。

“0”游程长度度量被用作备选(d, k)受限序列 51 中检测到的连续的“0”的测量 (通常称为“0”游程长度)。如上所述, 当序列中“0”游程存在过长的周期时, 凹区和凸区这些记录特征会变得过于长, 这是有害的, 使得更加容易出现跟踪失败或错误, “0”游程长度越长, 给予的惩罚就越高。

30

度量计算器 64 测量连续的 T_{min} （如果 $d=1$, T_{min} 为“01”，如果 $d=2$, T_{min} 为“001”）游程长度的数目，以排除具有过多重复的‘ T_{min} ’的序列（这不符合 MTR（最大转变游程，Maximum Transition Run）约束），例如，“01010101...”或“001001001001...”这样的序列。度量计算器 64 通过选择装置 54 来标记这些将要从可选择的备选序列中排除出去的序列。

同步检测器 62 检测在备选(d, k)受限序列 51 中是否存在规定的同步格式。如果检测到这样的同步格式，则同步检测器 62 标记这个(d, k)受限序列 51，否则该序列保持为未标记。

使用预编码设备对这个序列进行调制后，度量计算器 66 测量备选(d, k)受限序列 51 的 DSV。优选地，测量 DSV 的变化，因为当序列比较长时（超过 100 比特），这是更恰当的测量。

选择装置 54 的输入是各种度量和同步检测器和 k 条件标记。选择装置 54 最后根据与各输入度量相关的权重决定选择和记录哪个备选序列。在这个决定中，被判断装置 52 设定了标记的备选(d, k)受限序列被排除。

在本发明的这个优选实施例中，使用了同步格式，它包含至少 2 个短于 k 的“0”游程。因此，因为这个相对较短的同步格式而提高了编码效率。

使用 NRZI 预编码过程将选择器 54 所选择的备选(d, k)受限序列 51 转换成调制信号。对所选择的(d, k)受限序列 51 进行积分模-2 运算而生成调制信号，其中“1”变成转变，“0”变成无转变，并发送到记录介质。

同时，数字字的长度 r 被确定为使加了 r 的数据字 19 的比特长度

A 是 m 的倍数，即 $A+r=cm$ ，其中 c 是任意的整数。

例如，当编码率 $m/n=9/13$ 时，如果 A 为 728，则满足倍数条件的 r 是 1、10、19、...，从中选择一个作为 r。考虑到 DVD 的传统 ECC 分块方案（其中一个同步帧具有 91 字节的用户数据），使用 $A=728$ 的条件。
5

如果为 r 选择了 1，则与输入数据字 19 组合在一起的数字字的数目是 2 ($=2^1$)，只生成 2 个中间序列 41。但是，选择装置 54 不太可能在这 2 个中获得所希望的备选(d, k)受限序列 51。因此， $r=10$ 是可取的，因为经过很好的随机化之后， $1024 (=2^{10})$ 个中间序列 41 至少可以提供一个所希望的(d, k)受限序列。
10

如果 r 确定为 10，则需要 $1024 (=2^{10})$ 个并行处理的容量，这不可避免地带来很复杂的硬件。
15

图 5 显示了另一种选择满足 $A+r=cm$ (c 是任意的整数) 条件的长度 r 的方法。这种方法可以减少所需硬件的复杂程度。

在图 5 示意显示的方法中，将 728 比特 (A) 的输入数据字划分为 2 个 364 比特的数据段 19，数据段 19 被顺序地施加到扩增器 40。728 比特是写到光盘上之前在前面或后面插入了同步信号后的大小。这里，因为 m 是 9，所以满足倍数条件 $A_i+r_i=c_i m$ (c_i 是任意的整数) 的 r_i 是 5、14、...。为了这个划分，在扩增器 40 的前面置有用于划分该 728 比特的输入数据字的装置。扩增器 40 通过将不同的 $32 (=2^5)$ 个数字字与数据字 19 相互组合而为每个 364 比特的字生成 32 个中间序列 41，因为 $364(A_i)+5 (r_i)$ 是 9 (m) 的倍数。这 32 个中间序列 41 被并行地从扩增器 40 的每个寄存器输出。
20
25

如果编码率 $m/n=6/11$ 并且 $A=728$ ，满足倍数条件的 r 是 4、10、
30

16, ...。在这些比特长度的 r 中, 4 是优选的, 因为 $16 (=2^4)$ 个中间序列 41 可能得到合理的随机化, 并且需要适当数目的寄存器。

5 在 $m/n=6/11$ 的情况下选择长度 r 的另一种方法是将 728 比特 (A) 的输入数据字划分成 8 个 91 比特 (A_i) 的数据字, 该数据字又施加到扩增器 40 上。在这个划分实施例中, 最优的 r 是 5, 因为 $91 (A_i) + 5(r_i)$ 是 6 (m) 的倍数。因此, 分别生成 $32 (=2^5)$ 个数字字和中间序列 41。

10 可以划分 728 比特的输入数据字使得至少 2 个划分段的大小不一样。图 6 显示了这样的实施例。

15 在图 6 示意显示的实施例中, 728 比特的输入数据字被划分为 3 个大小分别为 247、241 和 240 的数据字 19。因为大小不同, 所以用于每个划分数据字的长度 r 不相同。对于 247 比特和 241 比特的数据字, 使用 5 比特的数字字。对于 240 比特的数据字, 使用 6 比特的数字字。因此, 为前一个大小的数据字生成 $32 (=2^5)$ 个中间序列 41, 而为后一个大小的数据字生成 $64 (=2^6)$ 个中间序列。

20 对于每种情况, 与相应的数字字组合后的划分数据字的大小变成 252 ($42m$)、246 ($41m$) 或 246 ($41m$), 它们都是 $m (=6)$ 的倍数。

25 在上述的实施例中, 优选的是将比特长度 r 确定为与数据字 19 的长度成正比。因此, 如果数据字 19 的长度小于上述例子, 可从 5 以下的比特长度中选择 r 。

图 7A 显示的是实验结果, 显示了使用同一个申请人提交的 PCT 申请 No. PCT/KR00/01292 中提出的方法调制的信号的低频特性。这个实验是在 $r=5$ 、 $d=1$, 并且编码率(m/n)= $9/13$ 的条件下进行的。

5

在图 7A 的图表中，‘H’的值越低，调制信号的低频特性就越好。为了获得比-25dB（这是传统的标准）还好的低频特性，应该在 10 以上选择 k 约束（参照图 7A 中的‘X1’区）。虽然数字字的长度 r 固定为 5，但是可以生成比最大数目 32 ($=2^5$) 更少的扰码。图 7A 的 X 坐标使用扰码的数目作为独立变量，以显示调制信号的低频特性，其中发生器 20 和选择器 22 都包含比 5 比特的可能数目更少的寄存器。

10

如果低频特性应该比-25dB 更好，从图 7A 的图表的‘Y1’区可见，在 k=14 的条件下，扰码的数目可以从 32 减小到 15，在 k=12 的条件下可以减小到 17，在 k=11 的条件下可以减小到 21。

15

有两种使用更少扰码的方法。第一种方法在全部的 2^r 个数字字中按照需要选择数字字，然后通过将所选择的数字字与输入的数据字组合而生成与选择的数字字一样多的中间序列 41。第二种方法生成 2^r 个中间序列 41，然后按照需要对中间序列进行加扰以形成更少的备选序列 21。

20

在给定的低频特性下可以减少扰码的数目意味着因为并行处理结构中寄存器的减少而带来的硬件可以更为简单，在串行处理结构中处理速度可以更高。

25

图 7B 显示的是另一个试验结果，显示了使用同一个申请人提交的 PCT 申请 No. PCT/KR01/00359 中提出的方法调制的信号的低频特性。这个实验是在 $r=5$ 、 $d=2$ ，并且编码率(m/n)=6/11 的条件下进行的。

30

在这个实验结果中，为了获得比-25dB 更好的低频特性，应该在 13 以上选择 k 约束（参照图 7B 中的‘X2’区）。如果低频特性应该比-25dB 更好，从图 7B 的图表的‘Y2’区可见，在 k=15 的条件下，扰码的数目可以从 32 减小到约 22，在 k=14 的条件下可以减小到约 25，在 k=13 的条件下可以减小到约 27。

5

从图 7A 和 7B 的实验可见，如果将 A 比特的输入数据字划分成 A_1 、 A_2 、 A_3 ，…， A_n 比特的数据字，并使用对于每个 A_i 比特长度 r_i 满足 $A_i+r_i=c_i m$ 的数字字来生成中间序列，其中 r_i 小于对于 A 比特的数据字满足 $A+r=c m$ 的比特长度 r，还可以获得比-25dB 更好的低频特性，这可以通过适用于 A 比特数据字的比特长度 r 而获得。

10

使用小于 r 的比特长度 r_i 可以显著地减小所需硬件的复杂程度。

15

根据上述方法调制后的记录数据由相反地执行上述方法的解调器进行再现，即顺序地解码、去加扰，以及去除 r 比特的数字字。

20

图 8 是进行这个操作的解调器的方框图。同步检测器 101 检测序列中包含的同步码，并去除所检测到的同步码，所述序列是从光记录载体上再现的，它的帧大小为 $D*(A_i+r_i)*m/n+同步比特长度$ ，其中 D 是输入数据字的划分次数。然后，去除了同步的序列包含 D 个序列 23，它们的帧大小为 $(A_i+r_i)*m/n$ 、并满足(d, k)约束。这 D 个(d, k)受限序列 23 被施加到解码器 102 上，解码器 102 将序列中每个 n 比特的字解码为相应的 m 比特的字，从而解码序列的帧大小变成 A_i+r_i 。去加扰器 103 将解码序列恢复为加扰前的中间序列 41。然后，扩增消除器 104 去除包含在原始序列前面、中间或后面的 r_i 比特的数字字，并输出帧大小为 A_i 的原始划分数据字 19。如果 D 次收集到这样输出的数据字，则它们形成一个原始未划分的 A 比特的数据字。

25

在不脱离本发明的精神和本质特征的情况下，本发明能够以其它的形式实施。因此这个实施例是示例性的，并不是限制性的，本发明的范围由所附的权利要求书限定，而不是前面的说明书，权利要求包括所有的落入其等同物的意义和范围内的变化。

图1

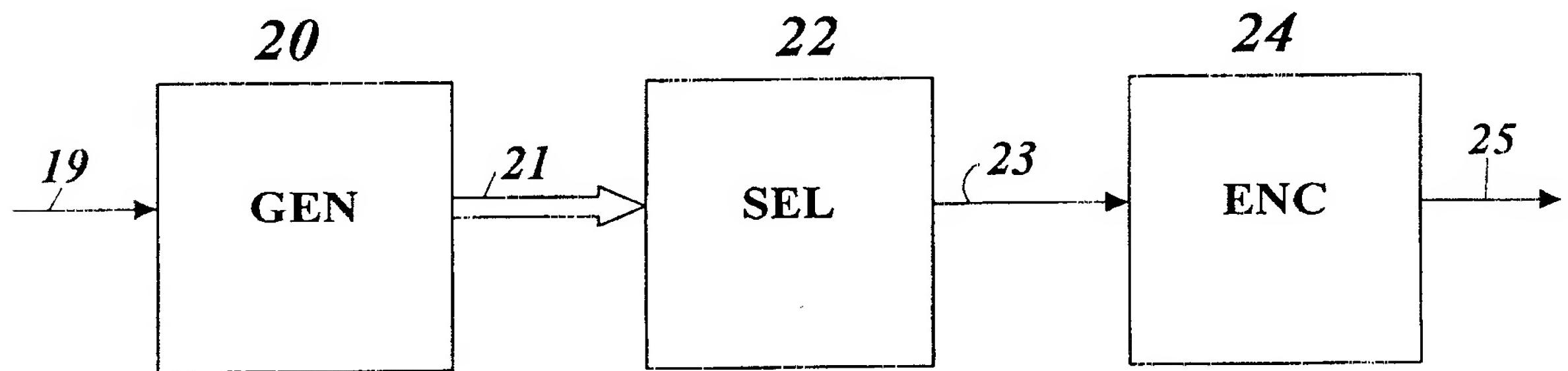
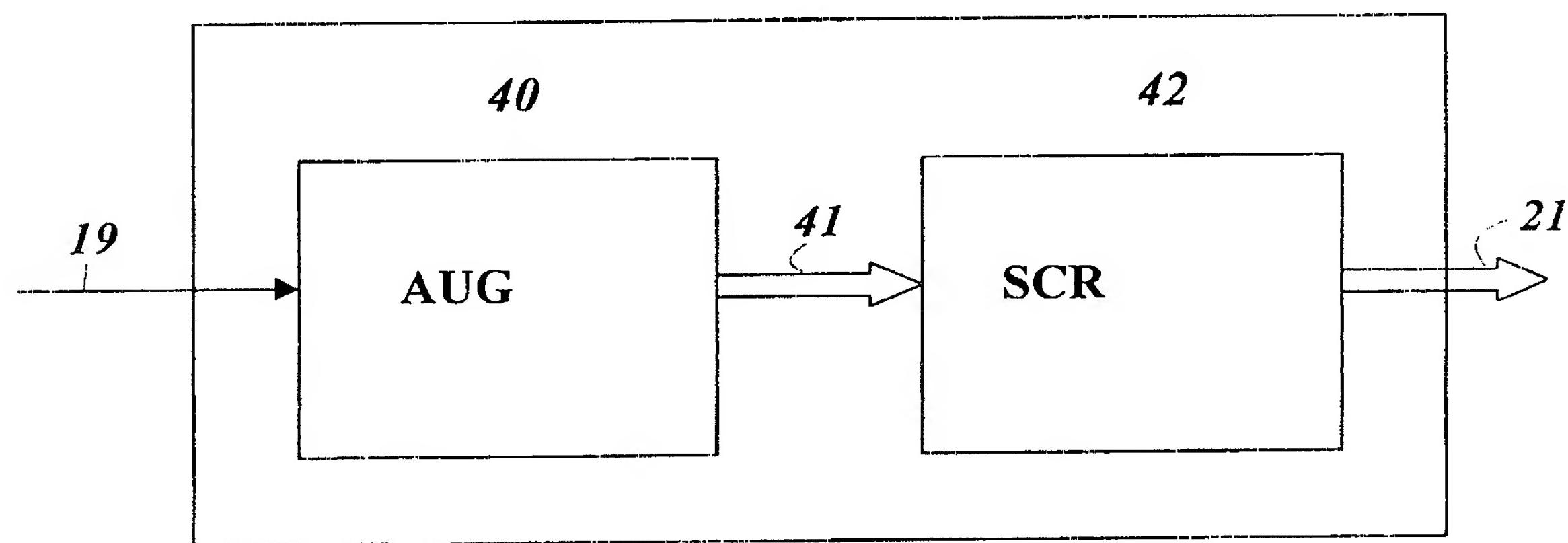


图2



20

图3

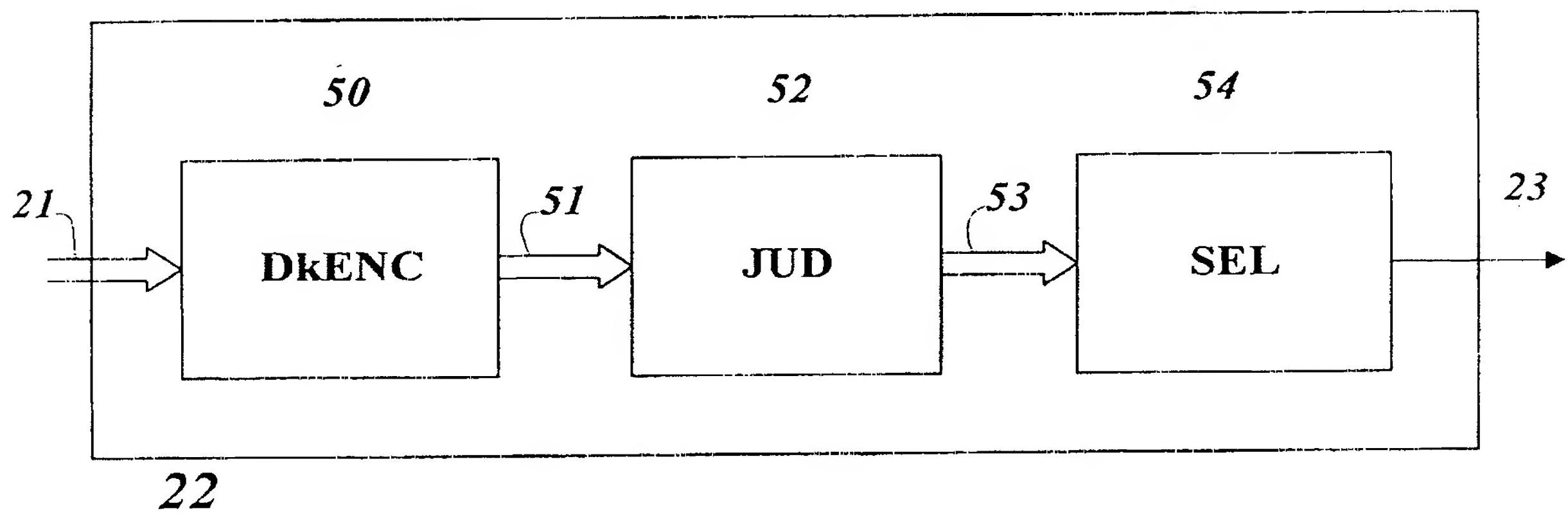
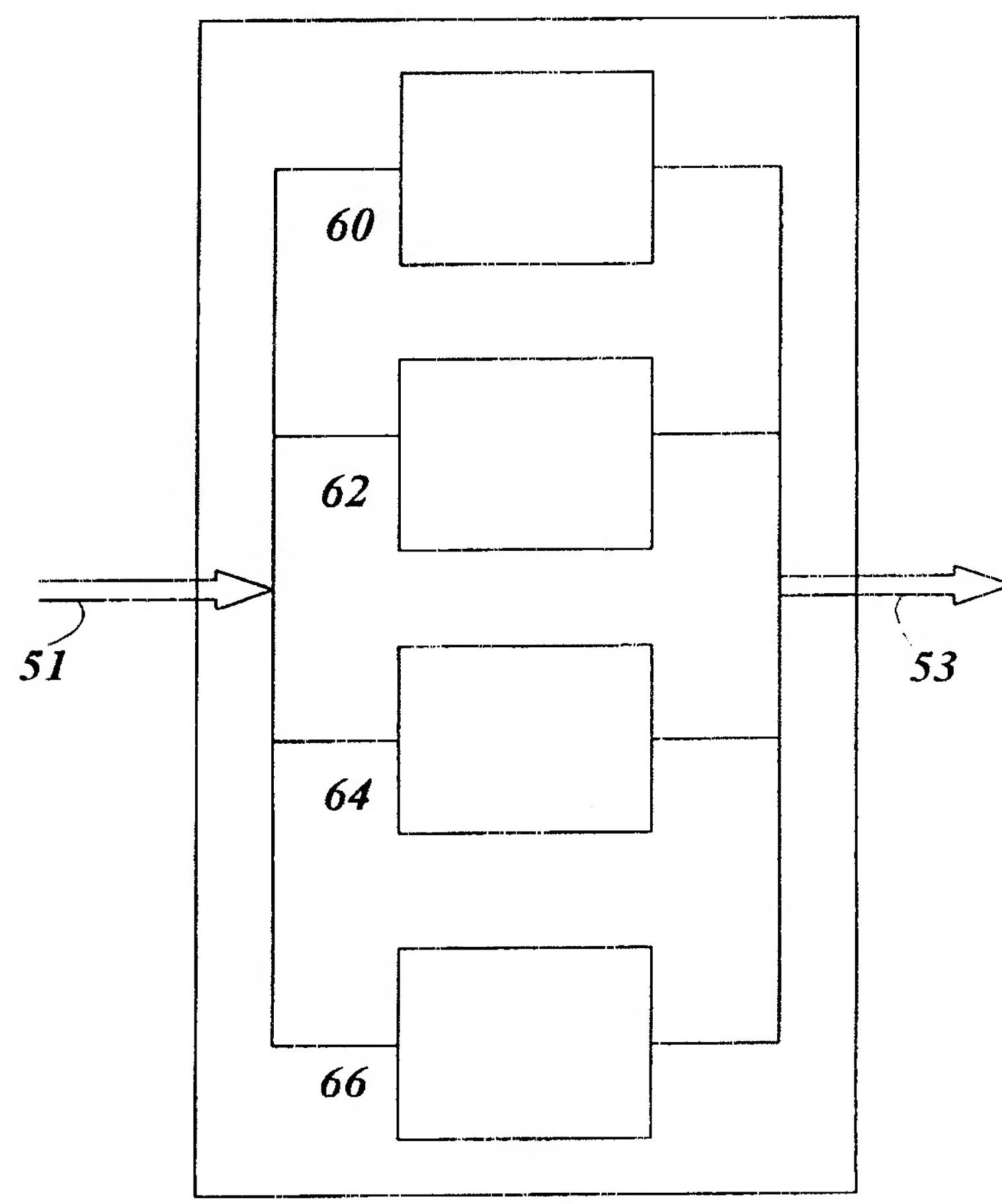


图4



52

图5

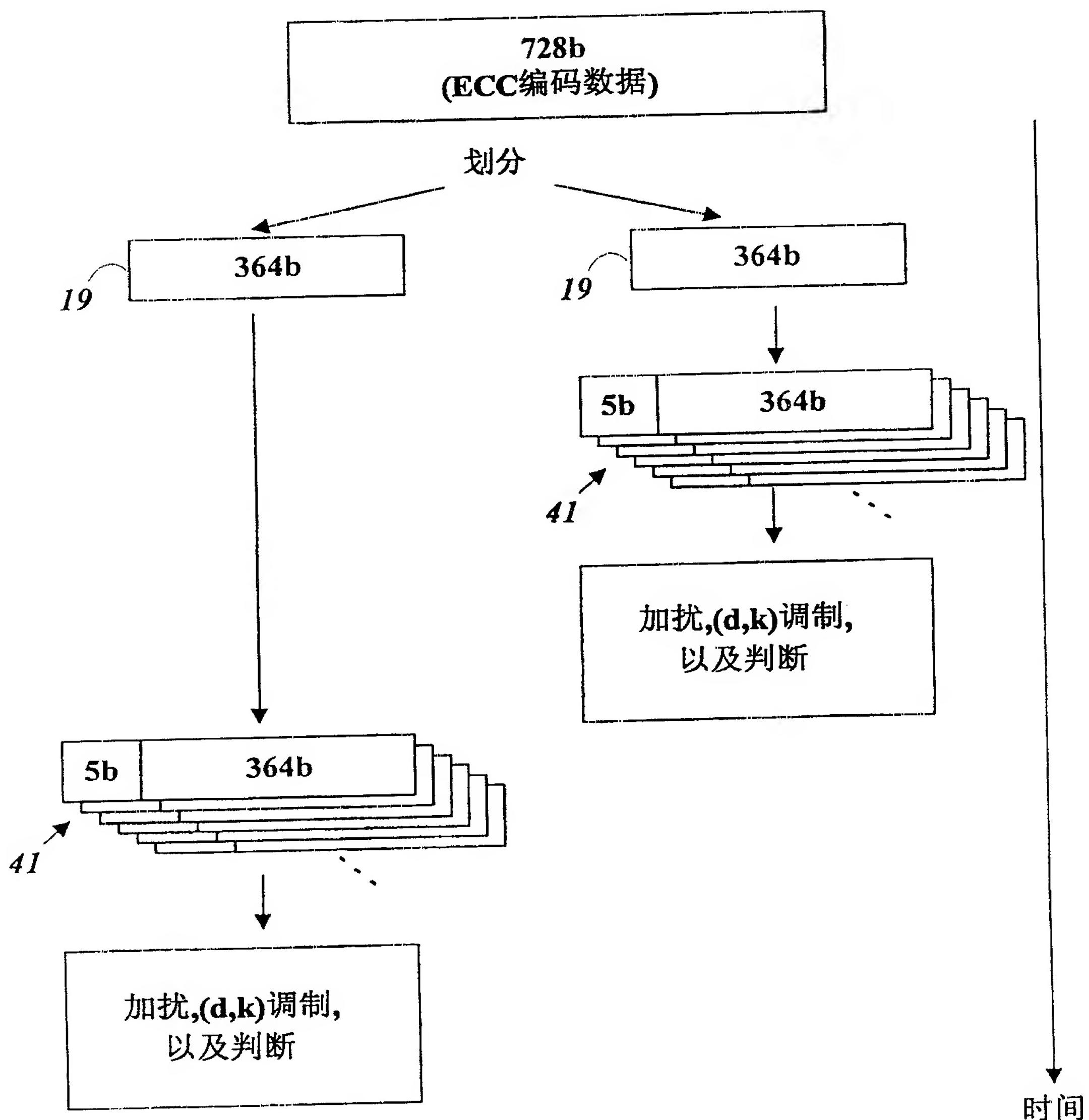
编码率: $m/n = 9/13$ 

图6

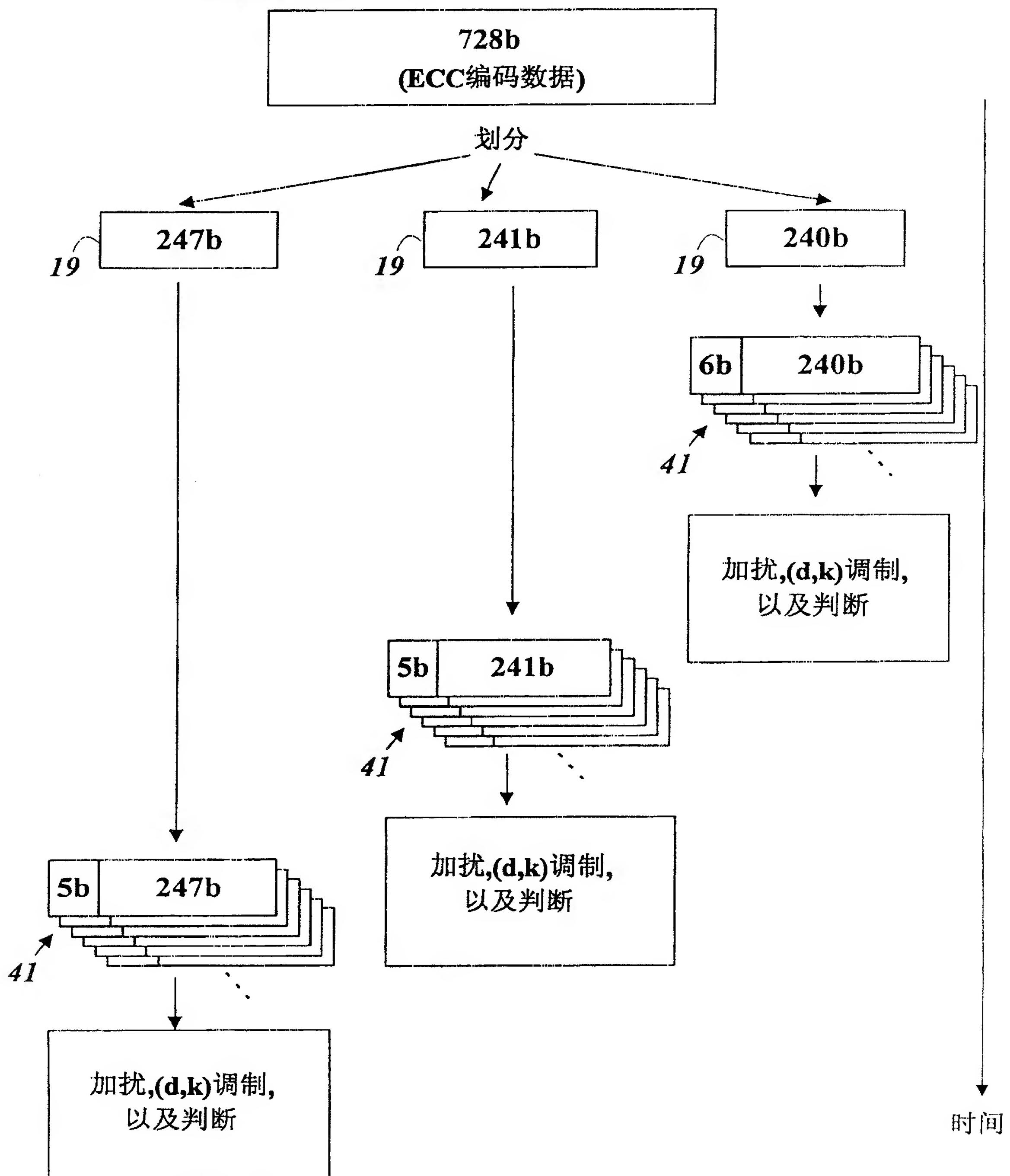
编码率: $m/n = 6/11$ 

图7A

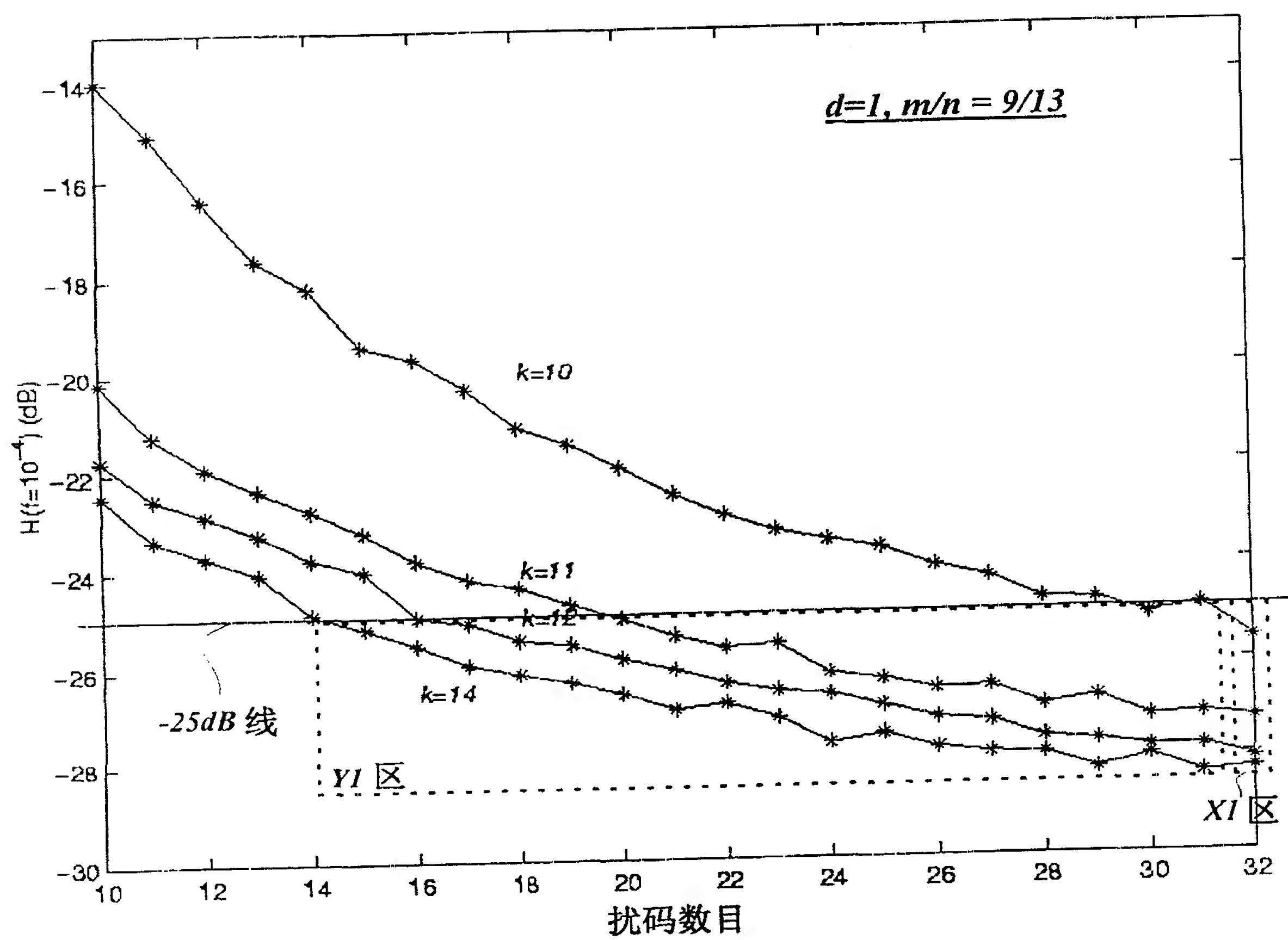


图7B

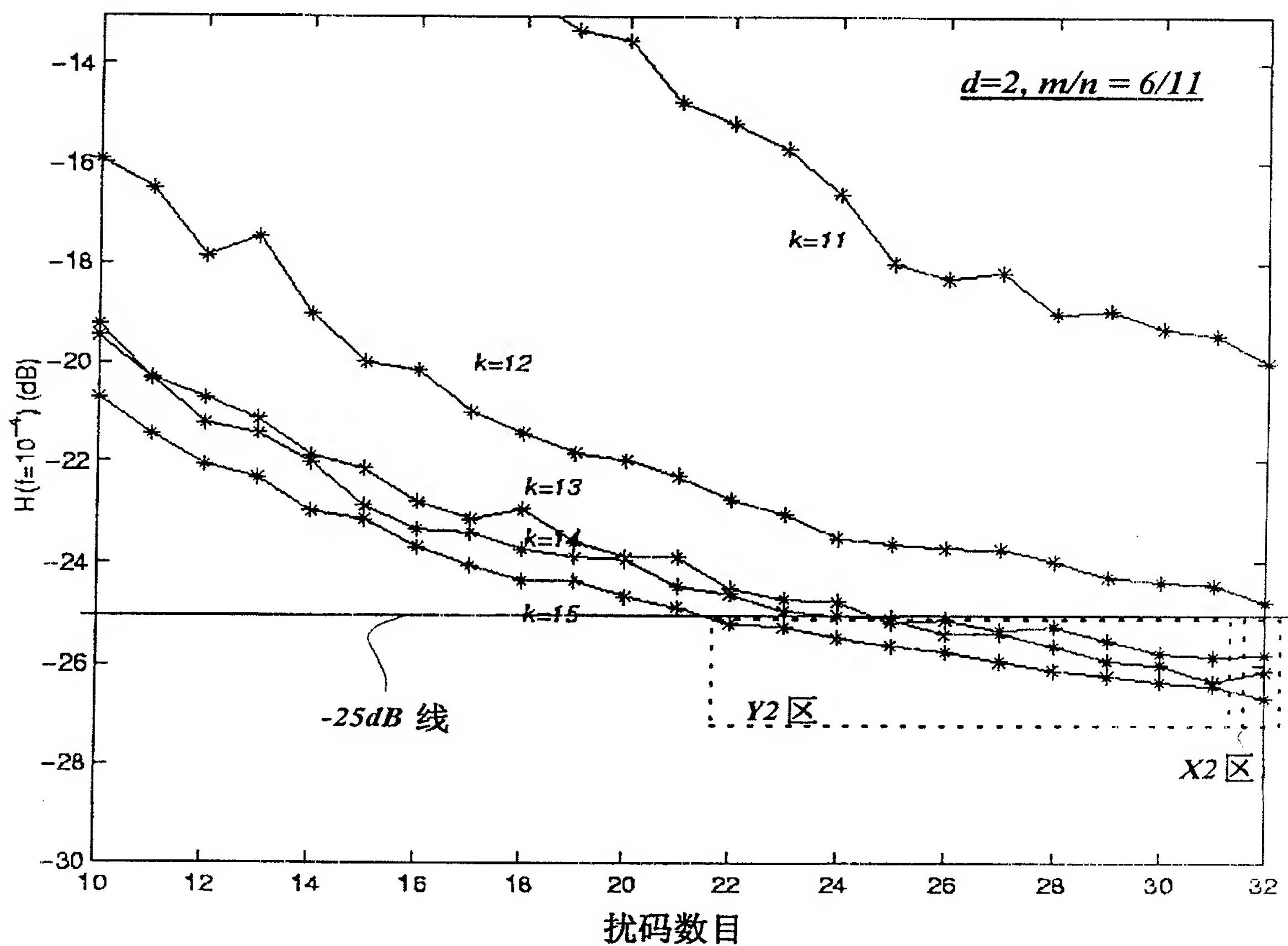


图8

